

01000111001

# Funktionsorientierter Stromlaufplan für den Test

Theodor Batzel  
INGENIEURBÜRO Batzel

# Agenda

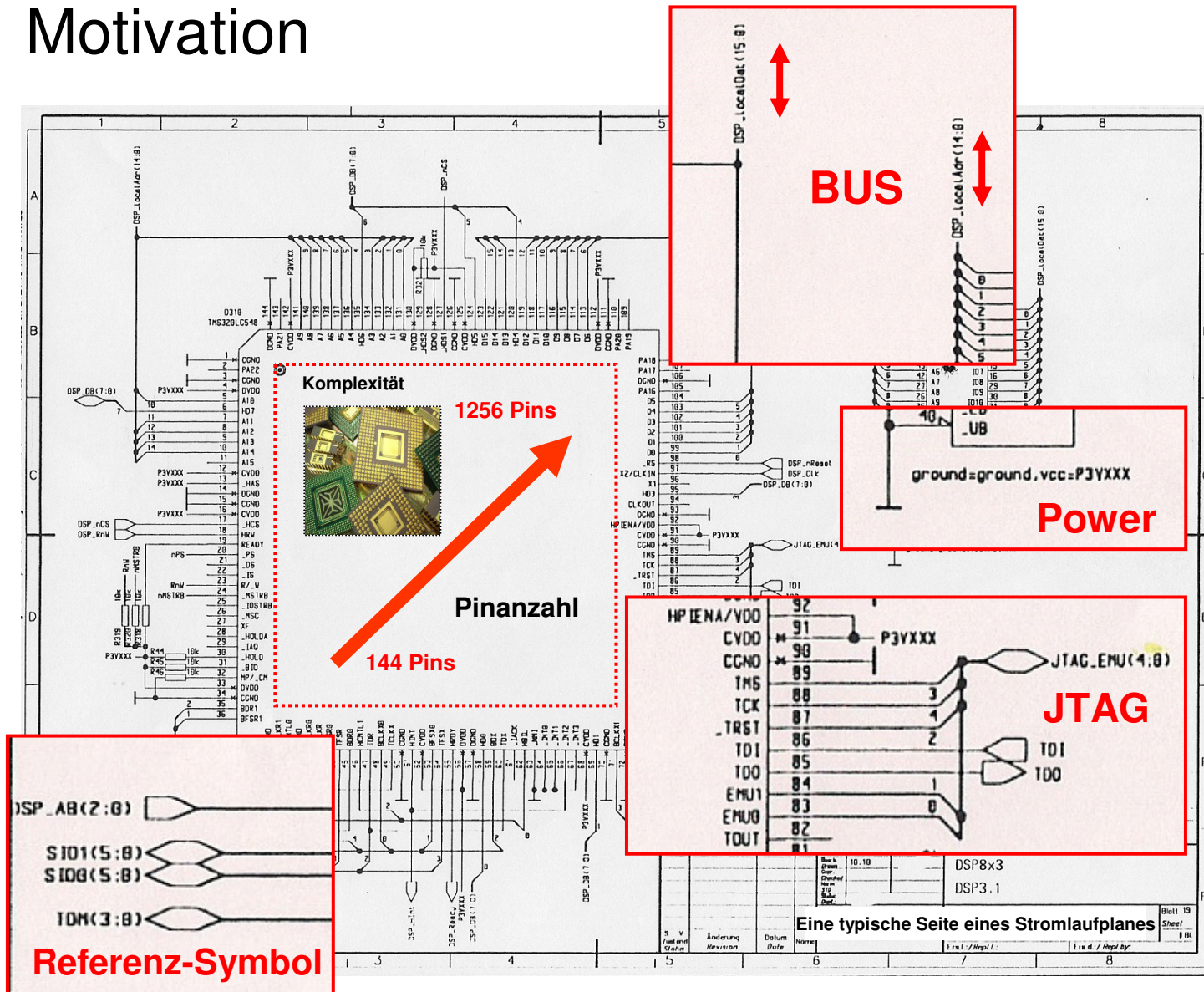
- Was kennzeichnet einen funktionsorientierten Stromlaufplan?
- Ist ein Stromlaufplan für den Test überhaupt notwendig?
- Veranschaulichung an einem Beispiel
- Virtueller und funktionsorientierter Stromlaufplan
- Partitionierung von Schaltungssymbolen
- Zusammenfassung und Ausblick

# Definition

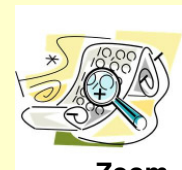
- Ein **Stromlaufplan**, auch **Schaltbild** oder auch **Schaltplan** ist eine in der Elektrotechnik genutzte grafische Darstellung einer elektrischen Schaltung meist auf der Ebene einzelner Module oder ...  
Sie berücksichtigt nicht die reale Gestalt und Anordnung der Bauteile, **sondern ist eine abstrahierte Darstellung der elektrischen Funktionen** und der Stromverläufe.
- Ein Stromlaufplan wird in der Regel als **Dokument** verstanden, welches sich an den Kunden, ... wendet.
- Es werden (meist genormte) **Symbole** verwendet. Hinzu kommt ein Bezeichnungssystem, bei dem jedes Bauteil einer Gruppe zugeordnet wird und schließlich eine Identifikationsnummer erhält. Referenzangaben ermöglichen das schnelle Auffinden innerhalb des Plans.
- Stromlaufpläne gehören zu den **funktionsbezogenen Dokumenten** nach DIN EN 61 082. Diese Pläne entstehen zu Beginn des Entwurfes eines Gerätes oder einer Baugruppe und werden später auch für Reparaturen und Wartungen benötigt.

*Quelle: de.wikipedia.org/wiki/*

# Motivation



Aktionen



# Ist der Stromlaufplan für die Testerstellung notwendig?

Mission Assist – Göpel electronic

The screenshot shows the Mission Assist software interface with four numbered steps:

- 1** Project Select: The main window with buttons for 'New Project', 'Recently Used', 'Browse', and 'Unpack Archive'.
- 2** Device Library: A window showing a list of components with columns for Name, Model Type, and Manufacturer.
- 3** Mission Target: A window with buttons for 'Infrastructure', 'Interconnect', 'Flash', and 'CPLD/FPGA'.
- 4** Test Results: A window showing test results for 'BOUNDARY SCAN COACH - EZSCAN\_SV3'. A large green box with the text 'virtual PASS' is overlaid on the test results. The test results table is as follows:
 

Serial Number	Result	ExitCode	MaxExitCode
11	RESULT_1	0	

 Below the table, the test log shows:
 

```
Testing boundary register U200 ...Ok
Testing boundary register U600 ...Ok
Testing boundary register U300 ...Ok

01:01:05 P A S S Elapsed Time 00:00:00.014
```

- CAD-Daten einlesen
- Bauteile einem Modell zuordnen
- Testmustergeneratoren (ATPG) starten

Quelle: CASCON Göpel electronic



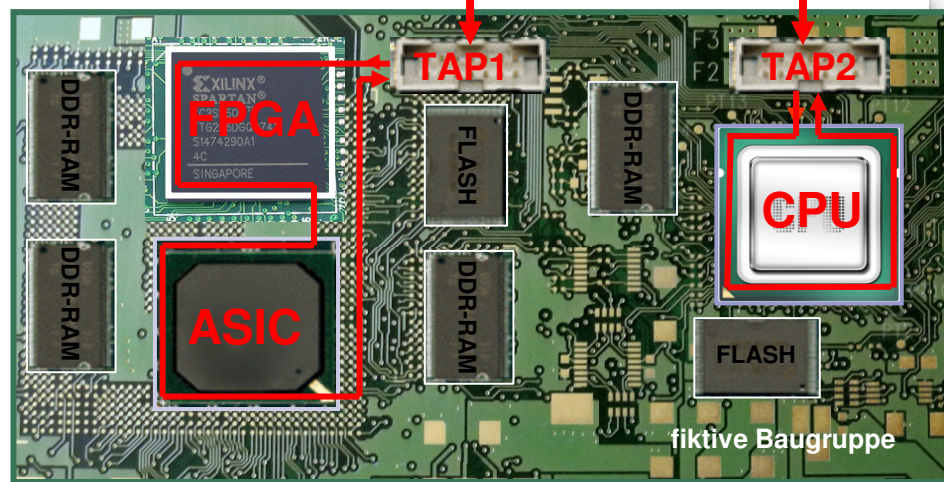
# Inbetriebnahme und Test der Baugruppe



Quelle: Göpel electronic

## Testablauf:

- Infrastruktur-Test
- Interconnection-Test
- DDR-RAM
- FLASH
- ...



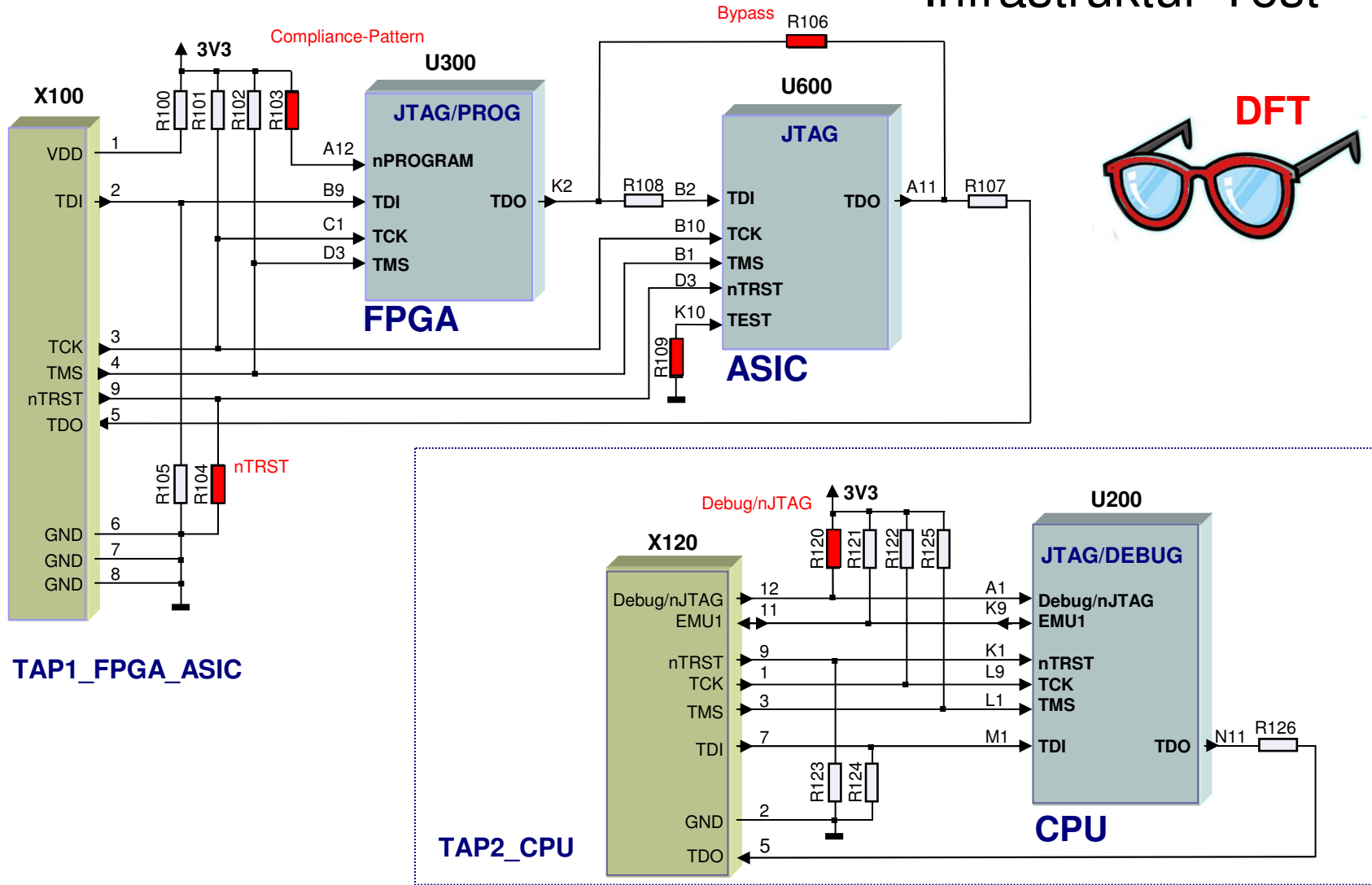
Quelle: Tektronix



5V / @450mA

Quelle: Agilent Technologies

# Abstrahierte Darstellung der elektrischen Funktion für den Infrastruktur-Test

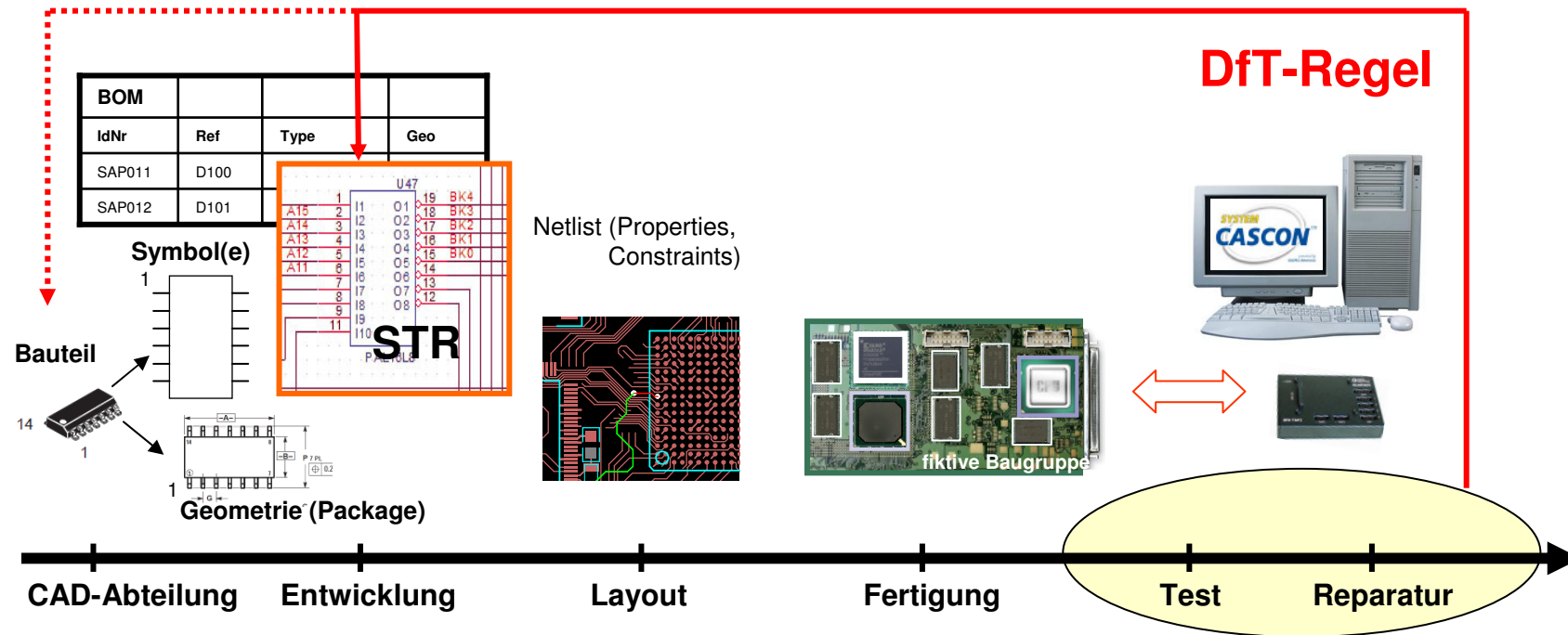


Alle notwendigen Informationen für den Infrastruktur-Test in einem funktionsbezogenen Dokument

- JTAG - Pfade (Signalrichtung, Connector)
- Umschaltung DEBUG / JTAG - Mode
- Compliance Pattern (BSDL-File)
- Bypass für ASIC (event. BSDL-Probleme)
- Zusätzliche notwendige Pins für den Test
- Symbole enthalten nur die notwendigen Pins für die Funktion JTAG / DEBUG / PROG



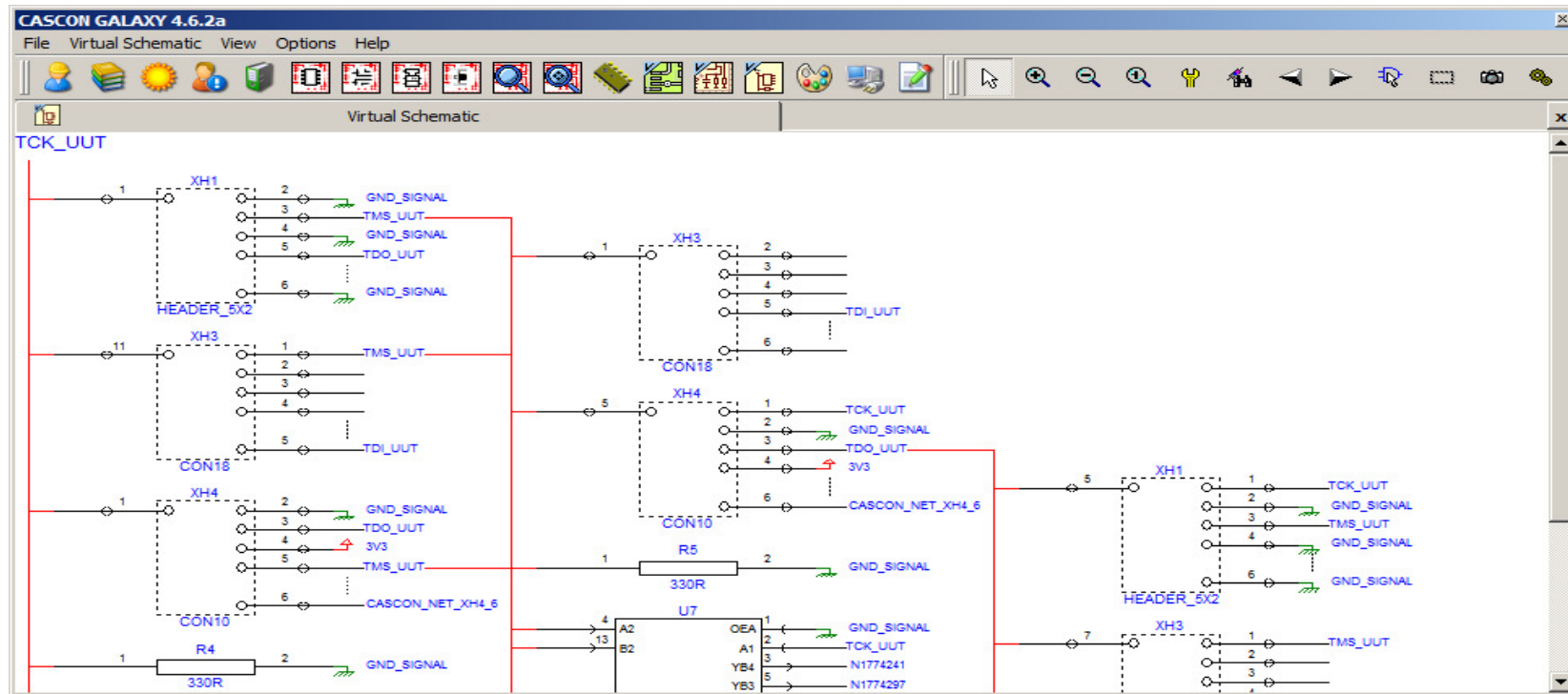
# Der Stromlaufplan wird in der Entwicklung erstellt!



## Lösungsansätze:

- virtueller Stromlaufplan
- funktionsorientierter Stromlaufplan ➔ **Design for Test (DfT)**

# Virtueller Stromlaufplan – ScanVison III



- Der virtuelle Schaltplan basiert auf den importierten CAD-Daten und den Bauteile-Modellen und wird nicht durch die Schaltplanseiten begrenzt.
- Nur ein Signal kann an einer Komponente verfolgt werden.
- Eine komplette Darstellung von funktionalen Einheiten ist nicht möglich.

# Funktionsorientierter Stromlaufplan für den Test

## ■ Definition:

- Vollständige geschlossene Darstellung einer Funktion (z.B. JTAG, I2C, SPI, FLASH, DRAM, LAN, RS232, LED, MOTOR, ...)
- Signalfluss von der Quelle bis zur Senke
- Eine Funktion / Funktionsgruppe pro Seite
- Keine Referenz-Symbole

## ■ Methode:

- Partitionieren der Stromlaufsymbole in funktionsorientierte Teilsymbole (Multisymboltechnik)

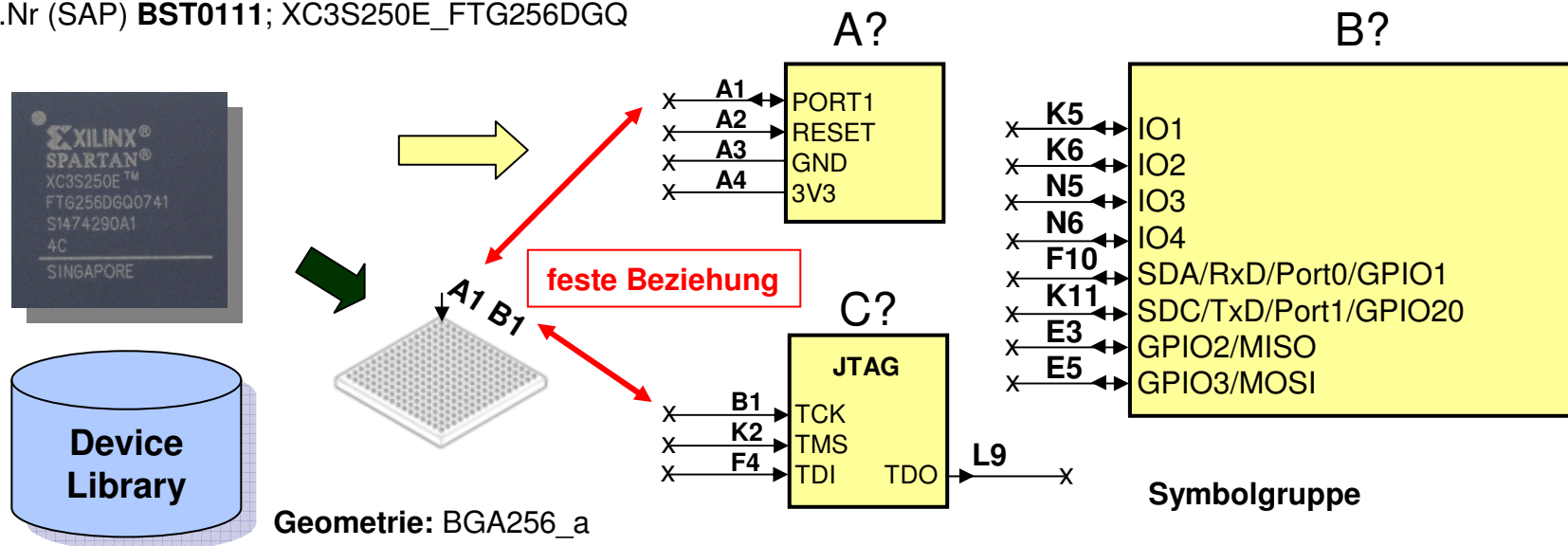
# Beziehung zwischen Geometrie und Symbolen von Bauteilen

Geometrie (Package) und Symbole werden überwiegend in der zentralen Bibliotheksabteilung oder CAD-Abteilung erstellt:

- Für eine Identnummer (SAP) werden eine Geometrie und ein Stromlaufsymbol oder Symbolgruppen erstellt.
- Das Stromlaufsymbol sollte in beliebigen Projekten einsetzbar sein (Allgemeingültigkeit).
- Hausnormen oder externe Standards müssen berücksichtigt werden.
- Der erste Benutzer (Entwickler) kann das Stromlaufsymbol noch mitbestimmen.

## Bauteil:

Id.Nr (SAP) **BST0111**; XC3S250E\_FTG256DGQ



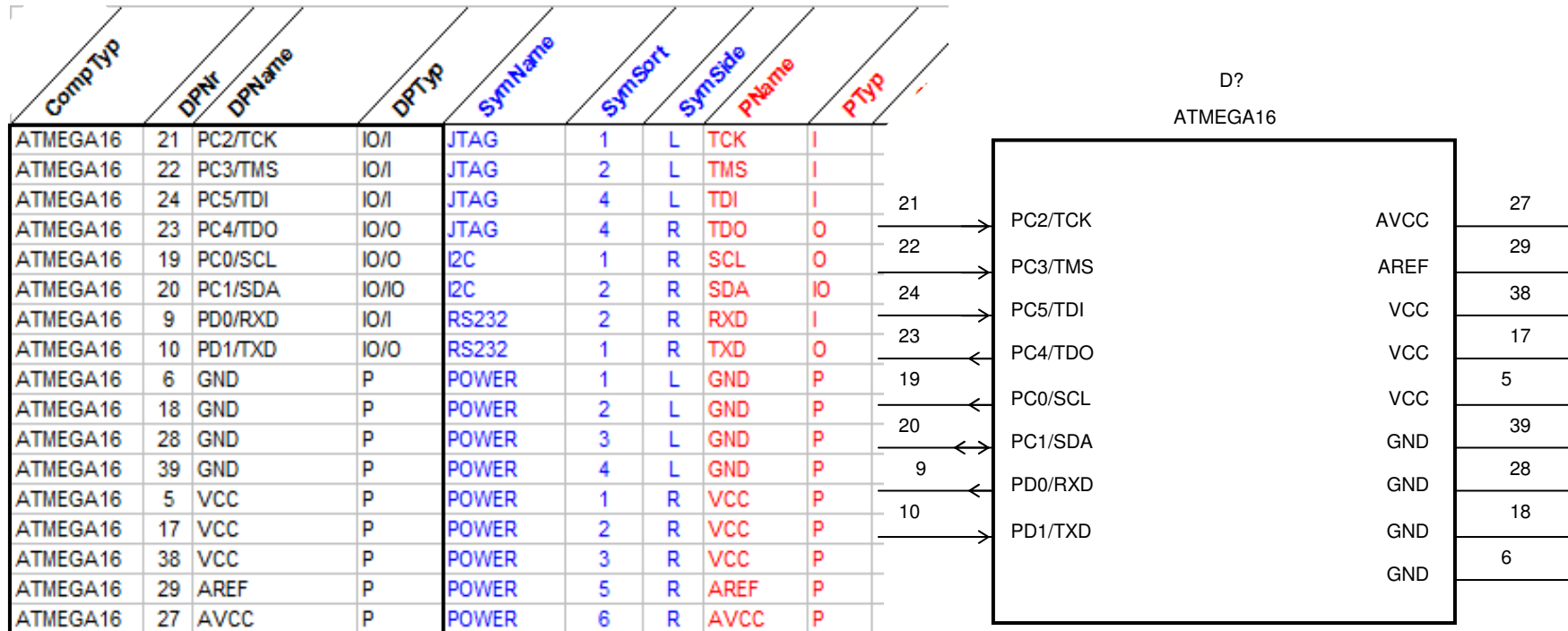
Quelle: Wikimedia Commons

## Erstellung von Symbolen für den funktionsorientierten Stromlaufplan

- Der Entwickler partitioniert die Stromlaufsymbole in die funktionsorientierten Teilsymbole selbst.
- Die erstellten Symbole werden im Designverzeichnis abgelegt (designspezifische Symbole).
- Die Pin to Pin Beziehung zwischen der Geometrie und den Symbolen kann nicht geändert werden.
- Personalisierte Pin-Namen für FPGAs, CPLDs und CPUs verbessern die Lesbarkeit.
- Die Erstellung von Symbolen wird in den CAD-Systemen mit Symbol-Assistenten unterstützt.



# Multisymbole mit EXCEL



## Unterstützung durch Symbolassistenten im CAD-System:

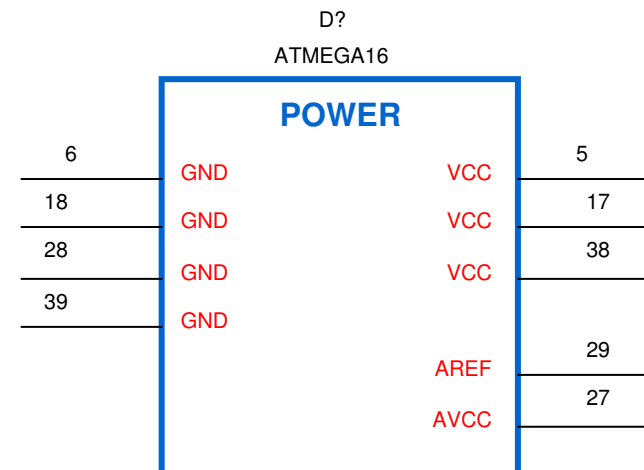
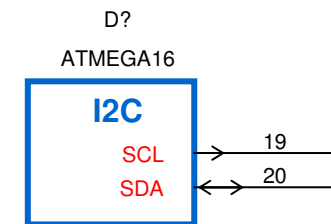
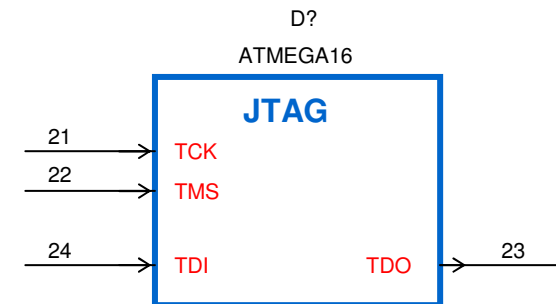
- Basierend auf EXCEL-Tabellen (Export/Import)
- Einfache Partitionierung in Teilsymbole möglich
- Automatisierung durch Makrofähigkeit (Update und Replace von Symbolen im Stromlaufplan)

# Multisymbole mit EXCEL

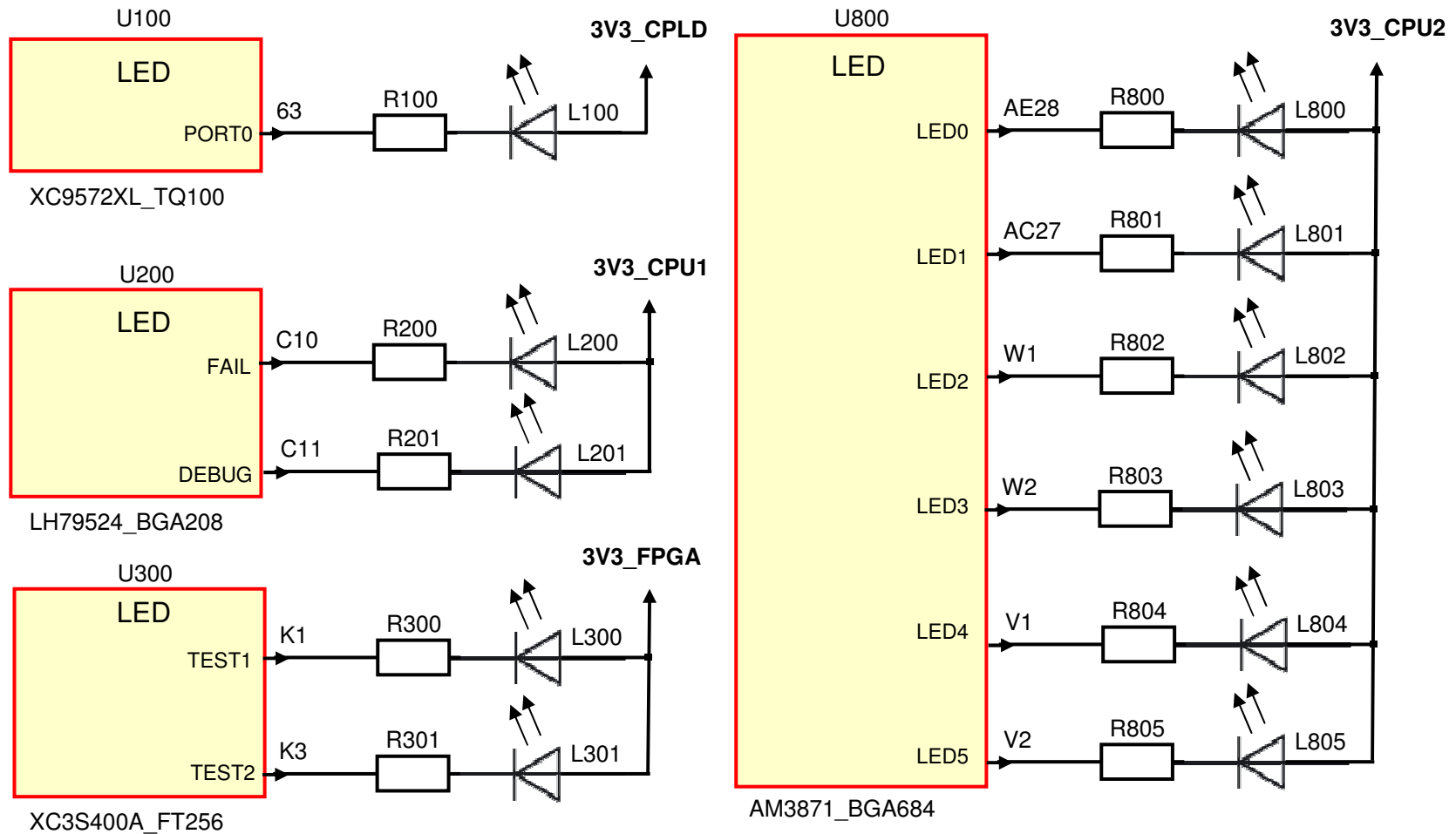
CompTyp	DPNr	DPName	DPTyp	SymName	SymSort	SymSide	PName	PTyp
ATMEGA16	21	PC2/TCK	IO/I	JTAG	1	L	TCK	I
ATMEGA16	22	PC3/TMS	IO/I	JTAG	2	L	TMS	I
ATMEGA16	24	PC5/TDI	IO/I	JTAG	4	L	TDI	I
ATMEGA16	23	PC4/TDO	IO/O	JTAG	4	R	TDO	O
ATMEGA16	19	PC0/SCL	IO/O	I2C	1	R	SCL	O
ATMEGA16	20	PC1/SDA	IO/O	I2C	2	R	SDA	O
ATMEGA16	9	PD0/RXD	IO/I	RS232	2	R	RXD	I
ATMEGA16	10	PD1/TXD	IO/O	RS232	1	R	TXD	O
ATMEGA16	6	GND	P	POWER	1	L	GND	P
ATMEGA16	18	GND	P	POWER	2	L	GND	P
ATMEGA16	28	GND	P	POWER	3	L	GND	P
ATMEGA16	39	GND	P	POWER	4	L	GND	P
ATMEGA16	5	VCC	P	POWER	1	R	VCC	P
ATMEGA16	17	VCC	P	POWER	2	R	VCC	P
ATMEGA16	38	VCC	P	POWER	3	R	VCC	P
ATMEGA16	29	AREF	P	POWER	5	R	AREF	P
ATMEGA16	27	AVCC	P	POWER	6	R	AVCC	P

## Unterstützung durch Symbolassistenten im CAD-System:

- Basierend auf EXCEL-Tabellen (Export/Import)
- Einfache Partitionierung in Teilsymbole möglich
- Automatisierung durch Makrofähigkeit (Update und Replace von Symbolen im Stromlaufplan)

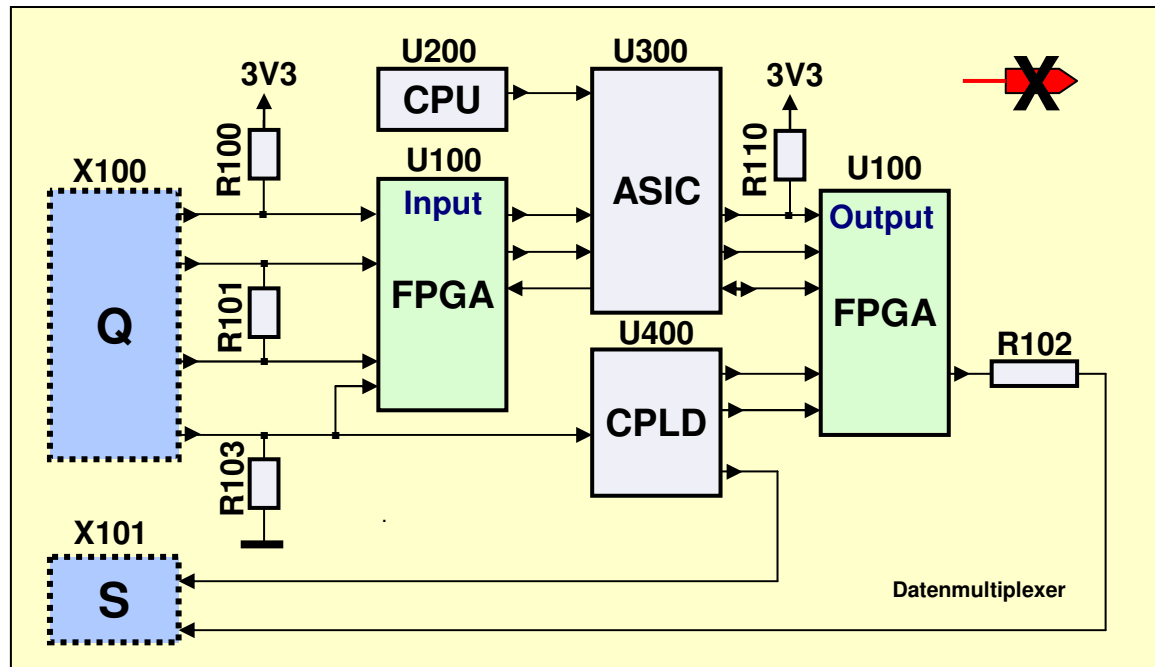


# Beispiel eines funktionsorientierten Stromlaufplans



## DfT – Regel für einen funktionsorientierten Stromlaufplan

- **Referenz-Symbole** für Verbindungen auf und über Stromlaufplanseiten vermeiden, außer bei Powerverbindungen
- **Anwendungsbereich:** vor allem bei digitalen Komponenten wie FPGAs, CPUs und ASICs (komplexe Komponenten)



## Zusammenfassung - Ausblick

- Ein funktionsorientierter Stromlaufplan entsteht in der Entwicklung
- Geschlossene Darstellungen von Funktionen auf einer Schaltplanseite erfordern designspezifische Symbole
- Unterstützung der Partitionierung mit Symbolassistenten
- Anwendung der DfT-Regel
- Zeit- und Kostenersparnis beim Erstellen von Tests und vor allem bei der Fehlersuche
- Außerdem Reduktion der Designfehler beim Einsatz in der Entwicklung





Danke für Ihre Aufmerksamkeit.

Für weitere Informationen können Sie die folgenden Kontakte nutzen:

Email: [theodor.batzel@cast-online.de](mailto:theodor.batzel@cast-online.de)

Telefon: (07191) 320 6 980