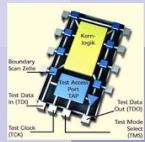


010101000111  
100011110000



LHHZZXHL

# Migration von CASCON Testvektoren in In-Circuit Tester

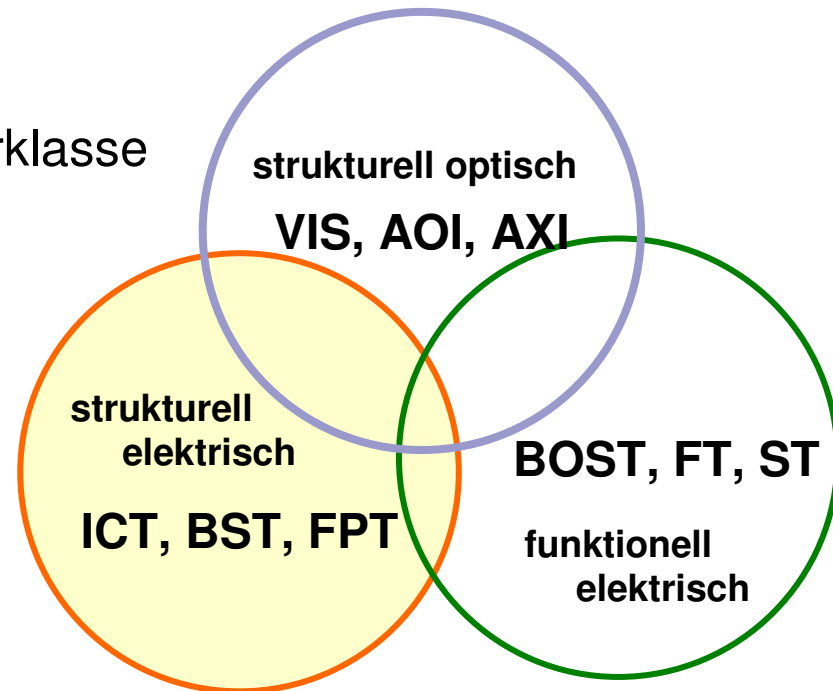
Dipl.-Ing. Theodor Batzel  
**Ingenieurbüro Batzel**  
theodor.batzel@t-online.de

# Inhalt

- Motivation
- Testverfahren, Testabdeckung
- Komplexe Baugruppe - Teststrategie
- Export von CASCON-Testvektoren für ICT
  - Einstellungen im CASCON-System
  - Struktur und Aufbau der Testvektoren
  - Translator für das ICT-Native Format
- Beispiel – Teradyne SPECTRUM
- Gateprogramm - Ansprechpartner
- Ausblick und Zusammenfassung

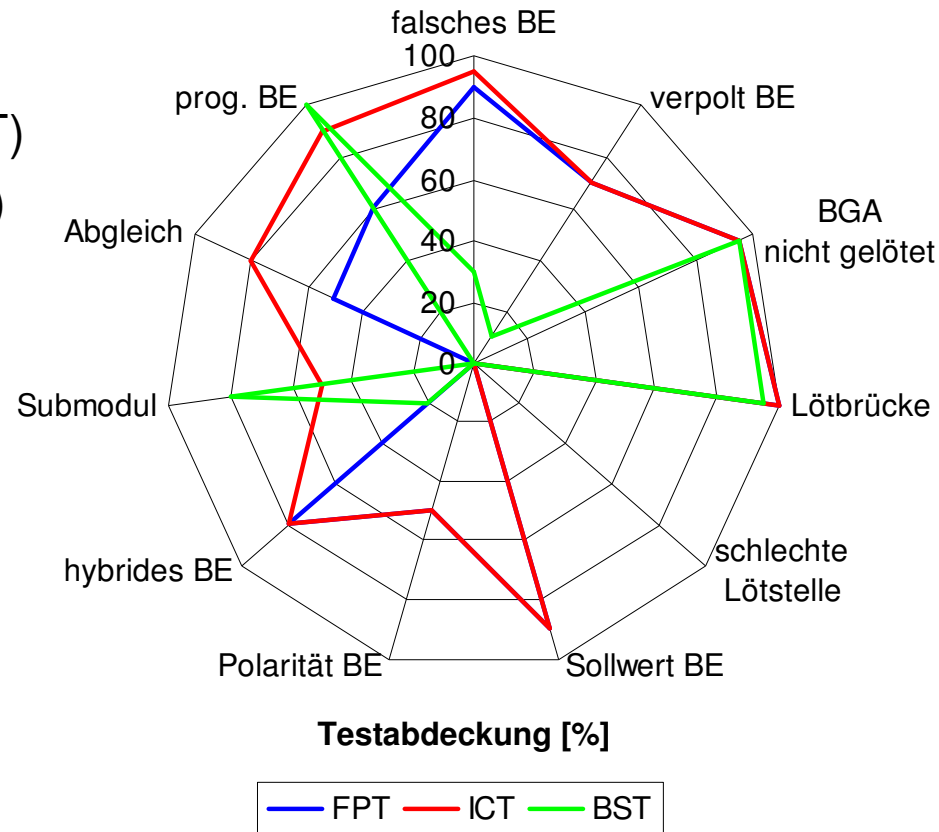
# Effektivität der Testverfahren

- Ein Maß für die Effektivität ist die Testabdeckung.  
(Fault coverage)
- Welcher Fehler oder welche Fehlerklasse kann mit welchem Verfahren lokalisiert werden?
- Testverfahren
  - strukturell optisch
  - strukturell elektrisch
  - funktionell elektrisch
- Teststrategie
  - Kombination von verschiedenen Testverfahren
  - Abhängig von Stückzahl, Komplexität, Wertigkeit, Sicherheit, ...



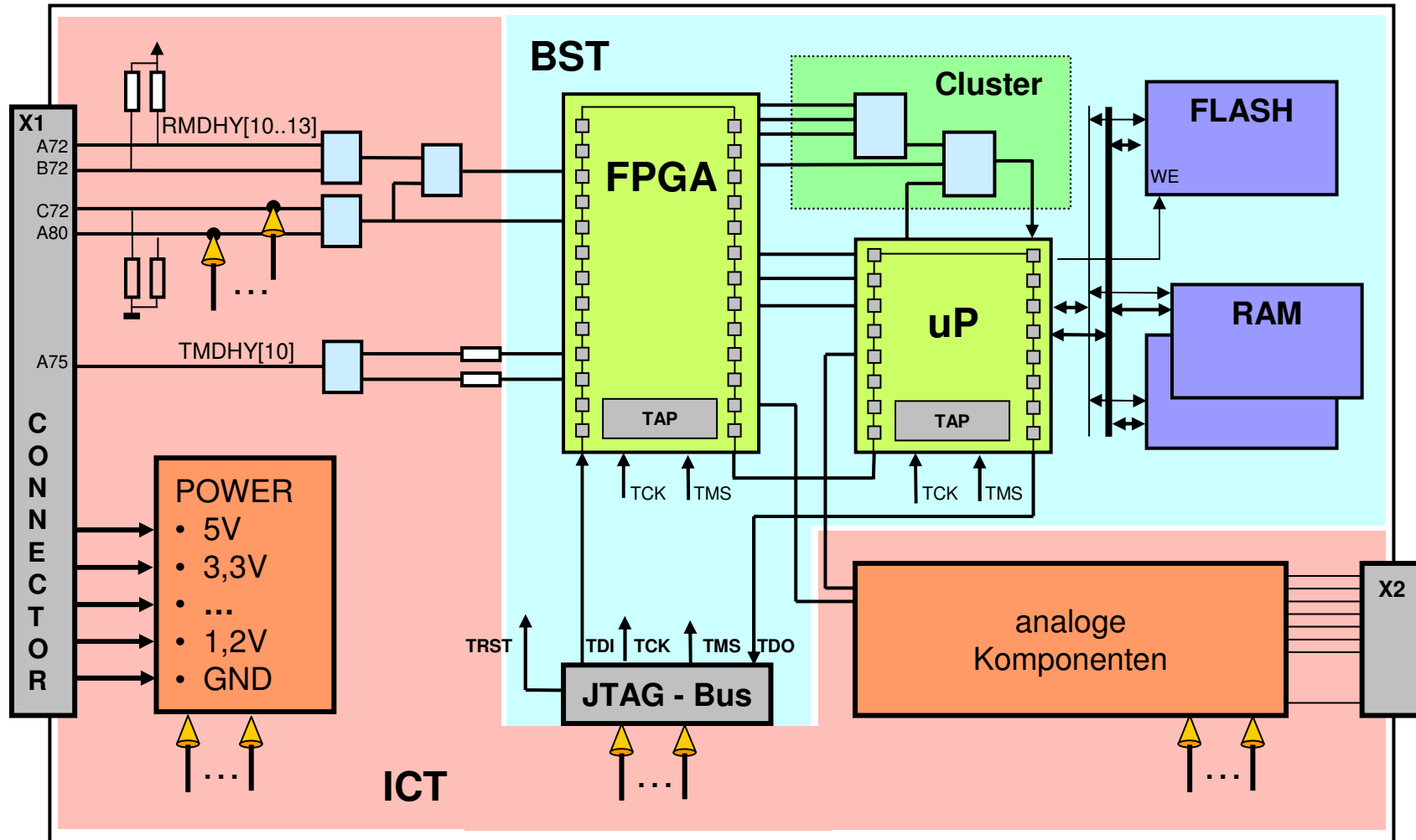
# Die strukturell elektrischen Testverfahren

- In-Circuit Tester (ICT)
- Boundary Scan Test (BST)
- Flying Probe Tester (FPT)

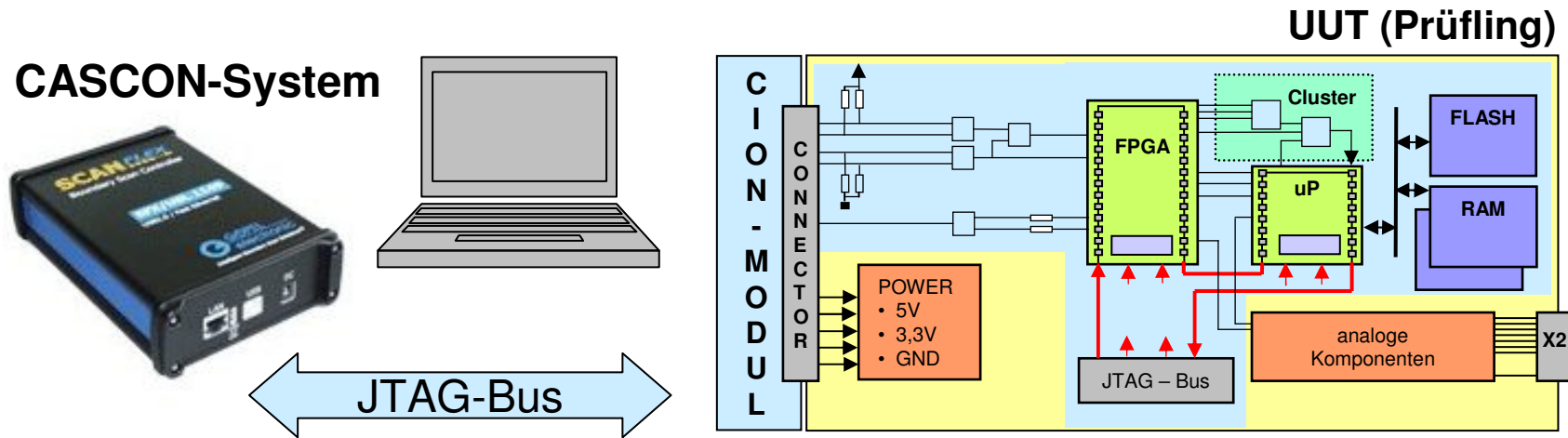


- Darstellung von typischen Fehlerarten und die erreichbare Testabdeckung

# Testverfahren, Teststrategie - BST und/oder ICT



# Boundary Scan Test mit CASCON (Göpel)

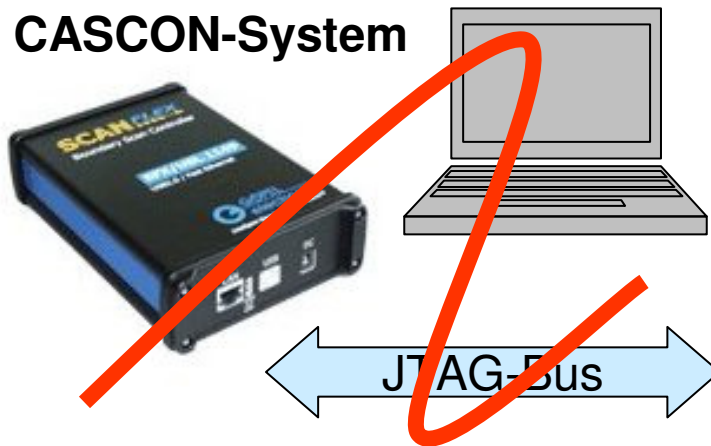


## Typischer Einsatz für den BST:

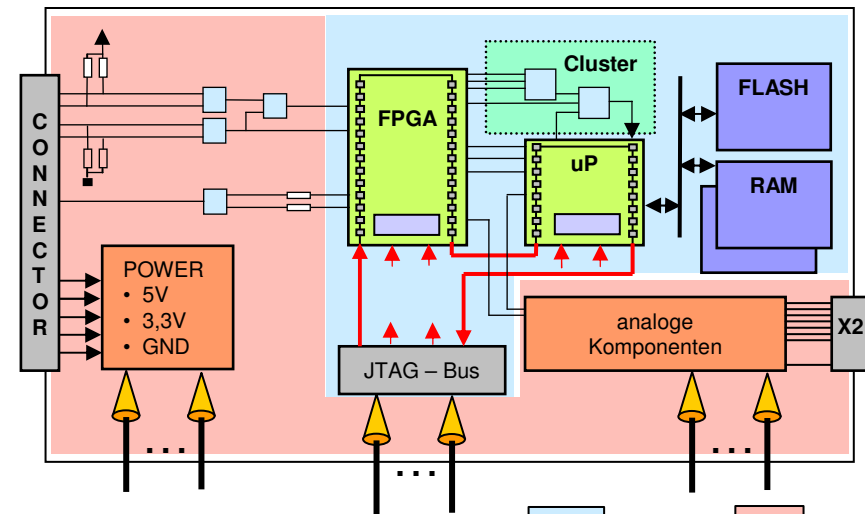
- Prototypen und Kleinserien
- hohe Testabdeckung im Boundary Scan Bereich
- Erhöhung der Testabdeckung durch externes Testequipment (z. B. mit ScanFlex, IO-Module)
- keine Testpunkte notwendig (Nadeladapter)
- **keine Testabdeckung im analogen Bereich (RLC)**

# Teststrategie: ICT + BST

CASCON-System

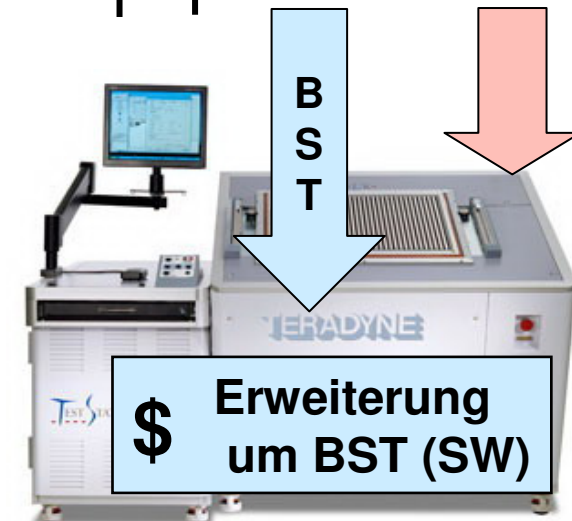


UUT (Prüfling)



Typischer Einsatz für den ICT + BST:

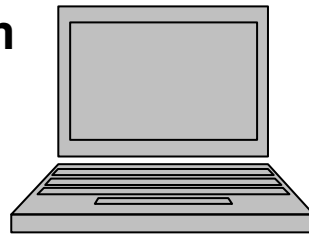
- Hoher Durchsatz und große Stückzahlen
- Messung passiver Bauteile
- Fehlerlokalisierung bis auf Pin Level
- Keine Testpunkte im Boundary Scan Bereich
- **Nadeladapter notwendig**



# Teststrategie: ICT + BST (CEV-Testvektoren)

UUT (Prüfling)

CASCON-System



Verifizierte Testprogramme !

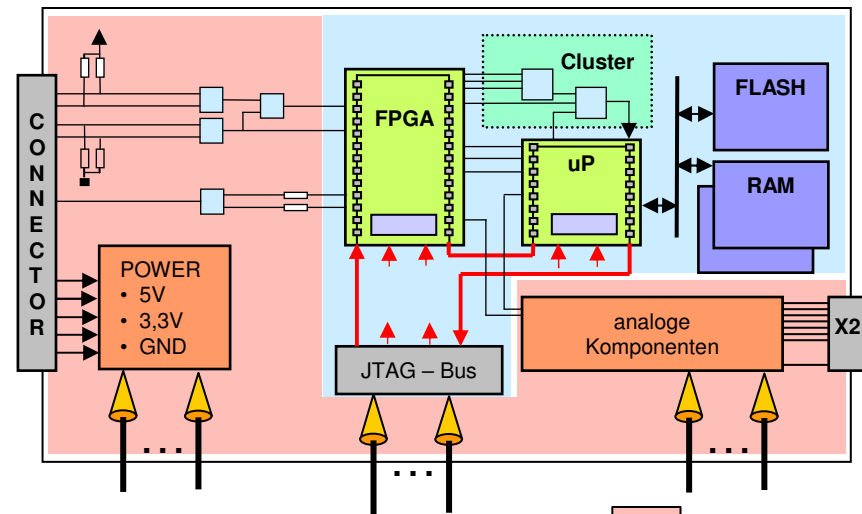
CEV-Testvektoren

Typischer Einsatz für den ICT + BST:

- Hoher Durchsatz und große Stückzahlen
- Messung passiver Bauteile
- Fehlerlokalisierung bis auf Pin Level
- Keine Testpunkte im Board

• Nadeladapter notwendig

TRANSLATOR







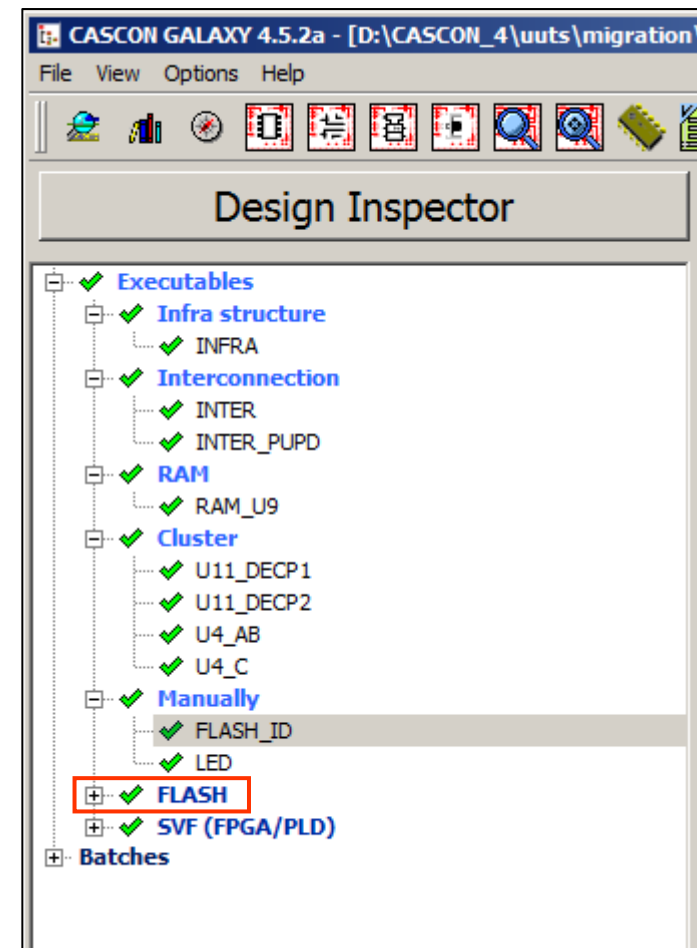
# Export von CEV - Testvektoren

CASCON Testvektoren (TSSI TDS Format)

# Export von Testvektoren aus CASCON

## ■ CASCON - Testprogramme

- Infra structure
- Interconnection
- RAM
- Cluster
  
- Manually (mit Einschränkungen,  
d.h. keine Interaktion)
- FLASH (nur ID auslesen)



# Einstellungen der Testerconfiguration (CASCON)

External Test Pattern Mode: **EXPORT CEV**

UUT: EZSCAN\_SV2\_IC...  
Test: INFRA  
Batch: CEV2ICT\_Export

**System modules:**

- ExternalTestpattern
- External\_Testpattern\_1
- External\_Testpattern\_Parallel\_1

**Generate**

pass  
with 0 Warnings

**Compile**

pass  
with 0 Warnings

**Execute**

pass  
Diagnosis Table File created: No  
Teststeps recorded: No

**Settings:**

Current mode: [export CEV/TDS/TSSI](#)

CSG file: CASCON\_M\_TRST.CSG [\[open\]](#) [\[select\]](#)

Empty lines between bursts: [\[Yes\]](#)

Create PASS file: [\[Yes\]](#)

Parallel Pattern: [only modified](#)

TRST	1	I
TCK	2	I
TMS	3	I
TDI	4	I
TDO	5	O
<b>TDOM</b>	<b>6</b>	<b>O</b>

**Testerconfiguration:**

- External\_Testpattern\_1
- Current mode: export CEV/TDS/TSSI
- Auswahl CSG file mit / ohne TRST
- Empty lines between bursts: [Yes]
- Create PASS file: [Yes]
- Parallel Pattern: [only modified]

**<test>.CSG**  
**<test>.CEV**

# Online-Hilfe im System CASCON

## ■ Suchbegriffe

- Externe Tester und Offline Diagnostics

- [Hilfe\\_CASCON4\\_ExterneTester.pdf](#) 

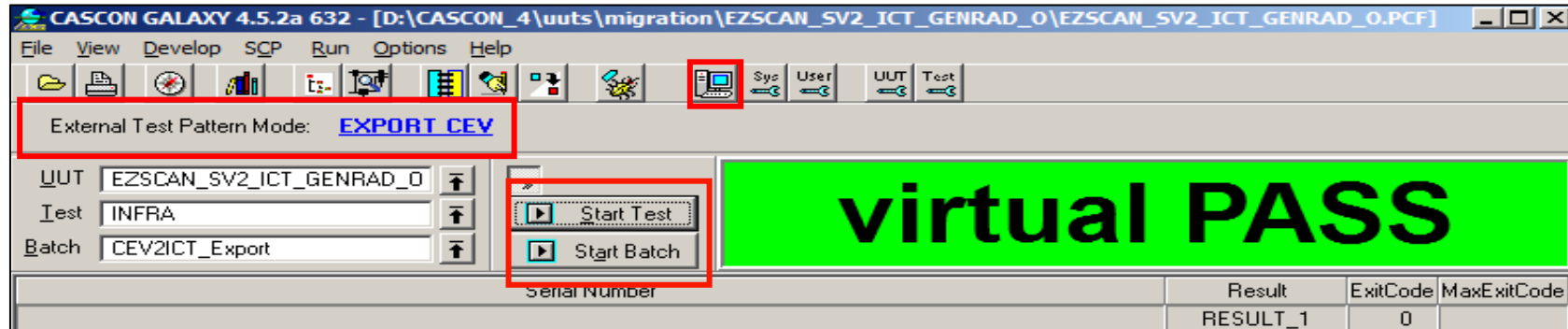
- TDS Event- und Signalfile

- [Hilfe\\_CASCON4\\_TDSEventfile.pdf](#) 

- Convert

- [Hilfe\\_CASCON4\\_Convert.pdf](#) 

# Test ausführen (virtuell) => CEV-File



- Der CEV-File hat ein spaltenorientiertes Format.
- Die Definition der Spalten steht im CSG-File.
- Die Fragezeichen im CEV-File werden durch den ‚Tester‘ nach der Testausführung gesetzt.
- Die go/nogo Aussage erfolgt durch Auswertung der TDOM-Spalte.

```
<test>.CSG TRST 1 I
           TCK  2 I
           TMS  3 I
           TDI  4 I
           TDO  5 O
           TDOM 6 O
```

```
<test>.CEV DDU DX ?
           UUU DX ?
           UDU DX ?
           UUU DX ?
           ...
           UDU DX ?
           UUU DX ?
           UDD DX ?
           UUD DX ?
           UUD DX ?
           UDD UH ?
           UUD UH ?
           UDU DL ?
           UUU DL ?
```

```
TRST 1 I
TCK  2 I
TMS  3 I
TDI  4 I
TDO  5 O
TDOM 6 O
```

**Legende:**

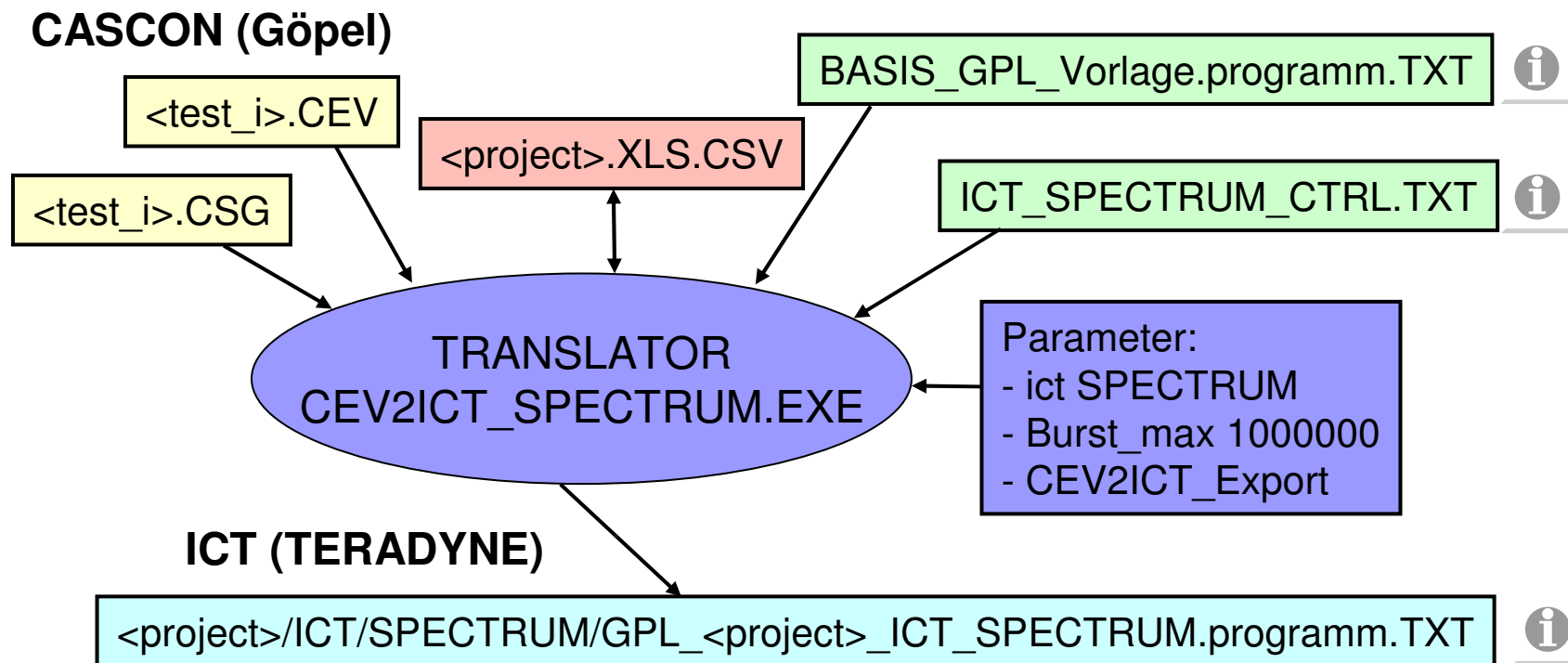
- U bzw. D steht für vom Tester getriebene Signale
- H, L bzw. X steht für vom Prüfling getriebene Signale
- ? Platzhalter, wird durch den Tester gesetzt



# Umsetzung der CEV-Testvektoren in das ICT-Format

## Beispiel: Teradyne SPECTRUM

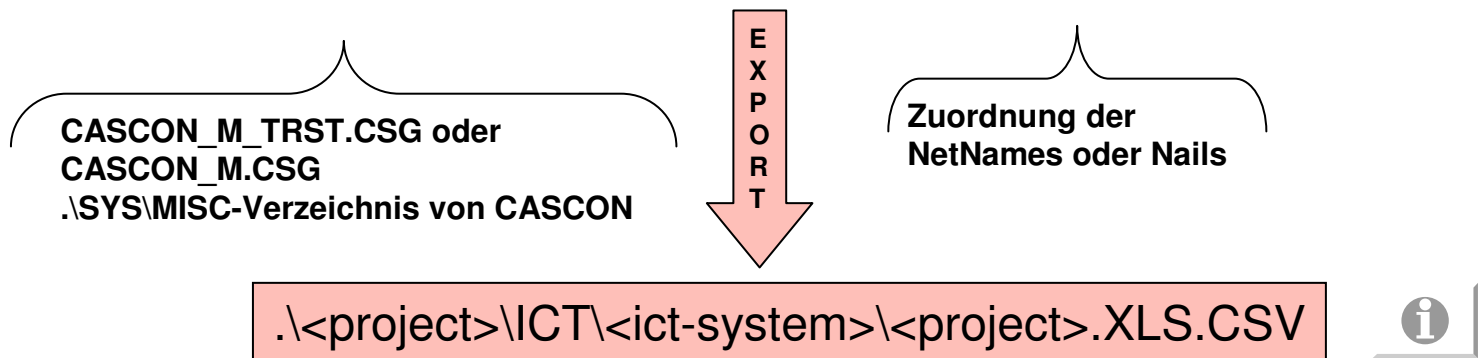
- Translator ist spezifisch für die ICTs
- Umsetzung der CEV-Testvektoren in das ICT-Native-Format
- Erstellung eines Templates für das ICT-Testprogramm



# Zuordnung der ICT-NetNames / ICT-Nails

Excel-Tabelle: <project>.XLS

CSG_NetName	CSG_Col	CSG_Used	Bus	ICT_NetName	ICT_Nail	Comment
TRST	1	I	JTAG	NTRST	0	
TCK	2	I	JTAG	TCK_UUT	4	
TMS	3	I	JTAG	TMS_UUT	3	
TDI	4	I	JTAG	TDI_UUT	2	
TDO	5	O	JTAG	TDO_UUT	1	
TDOM	6	O	JTAG	TDO_UUT	1	



z.B. CASCON \ UUTS \ EZSCAN ICT SPECTRUM V1 \ ICT/SPECTRUM \ EZSCAN ICT SPECTRUM.XLS.CSV



# CASCON – Batch: CEV2ICT\_Export

The screenshot displays the CASCON GALAXY 4.5.2a interface. The background window shows the 'Design Inspector' with a tree view of 'Executables' and 'Batches'. The 'CEV2ICT\_Export' batch is selected. The foreground window shows the 'External Test Pattern Mode: EXPORT CEV' with a large green 'virtual PASS' message. The test logs show the following results:

Serial Number	Result	ExitCode	MaxExitCode
98	RESULT_1	0	0

Test Log Details:

```

02.05.2010 10:49:56 Start Test INFRA
Testing boundary register U2 ...Ok
Testing boundary register U1 ...Ok
10:49:57 PASS Elapsed Time 00:00:00.017
02.05.2010 10:49:57 Start Test INTER
10:49:57 PASS Elapsed Time 00:00:00.026
02.05.2010 10:49:57 Start Test LED
10:49:59 PASS Elapsed Time 00:00:02.247

=== Tool: cev2ict_spectrum.exe, Version: V2.1.18, Data: 13.10.2009 ===
=== Processing CASCON test vectors into the ICT native format (VectorLink) ===

Test vectors for ICT in this directory .\ICT\SPECTRUM\... provided!

10:50:20 P A S S Elapsed Time 00:00:32.033
    
```

# Batch: CEV2ICT\_Export.CBT

```
-- Name      : CEV2ICT_Export.CBT
-- Prerequisites of the tests with CEV vectors -----
-- 1. Only CASCON-Keyword TEST '<test_name>' permits, no TBCTEST, STAPL, BSCF...
-- 2. The order of the tests determines the processing on the ICT
-- 3. Naming conventions:
--   - Some testers permit only test names with max. 15 letters (DOS format)
--   - No special signs
```

```
TEST 'INFRA';
TEST 'INTER';
TEST ,RAM';
```

```
WRITELN ";
WRITELN '=====';
WRITELN '=== Translator: cev2ict_SPECTRUM.exe, Version: V2.1.18, Data: 14.10.2009      ===';
WRITELN '=== Processing CASCON test vectors into the ICT native format (VectorLink)    ===';
```

```
-- Parameter for Translator:
-- -ict      <testsystem>      {GENRAD|SPECTRUM|HP3070}
-- -Burst_max <value>          {10000 ... 1000000}
-- -StrCount_max <value>      {15} optional
-- -cbt      <batchname>       {Name of this Batches without Extention!}
```

```
EXEC '.\cbt\bin\cev2ict_SPECTRUM.exe -ict SPECTRUM -Burst_max 1000000 -cbt CEV2ICT_Export';
```

## Transfer der CEV-Testvektoren in die ICT-Umgebung

- Transfer des ICT-Testprogramms (Template) in die ICT-Umgebung
- ICT-Testprogramm compilieren und ausführen



- ICT-Ergebnis (go/nogo)



- Fehleranalyse und Fehlerlokalisierung auf dem Reparaturplatz (CASCON standalone)

# Fehlerdiagnose mit CASCON

**CASCON GALAXY 4.5.2a 632 - [D:\CASCON\_4\uuts\migration\EZSCAN ICT SPECTRUM\_V1\EZSCAN ICT SPECTRUM\_V1.PCF]**

File View Develop SCP Run Options Help

UUT: EZSCAN ICT SPECTRUM\_V1  
 Test: INFRA  
 Batch: CEV2ICT\_Test

**FAIL**

Serial Number	Result	ExitCode	MaxExitCode
118	RESULT_1	0	256

```

-73- 1. Pin <: I/O U3:B6(#13) {no
-73- 2. Pin >: I/O U2:IO10(#10) {BS
-50- Pin U1:PB00_16(#30) und U1:PB01_06(#3) üb
-20- Kurzschluß mit einer nicht-BSC-Leitung od
-20- Kurzschluß mit einer nicht-BSC-Leitung od
-15- Leitung ist verbunden mit Leitung ADRI.
-73- 1. Pin .. In U10:A1(#11) {no
-73- 2. Pin .. In U9:A1(#9) {no
-73- 3. Pin >: I/O U1:PB01_06(#3) {BS
-23- Testschritttabelle der Leitung D5:
-25- Soll H H L L H
-26- Ist (ohne SA Pins) H H L L H
-30- Outputpin U1:PB00_16(#30) H H L L H
-31- Inputpin U1:PB00_16(#30) H H L L H
11:20:05 FAIL Elapsed Time 00:00:00.098
02.05.2010 11:20:05 Start Test LED
11:20:07 PASS Elapsed Time 00:00:02.318
=====
11:20:07 F A I L Elapsed Time 00:00:02.514
  
```

Batch line: 63 | Number of DRShifts: 23 | Shift Errors: DR: 2, IR: 0

Board UUT: cmd> EXECUTE\_BATCH FAILED

**CASCON GALAXY 4.5.2a**  
 File Layout View Options Help

Layout

PCF: 10,00 MHz >> actual 10,00 MHz | Testbyte 0x 321

# Anforderungen an den Nadelbettadapter

- Verdrillte Leitungen für den JTAG-Bus
- JTAG-Bus Signale nicht auf „einen“ ICT-Multiplexbus legen
- PU/PD-Widerstände am JTAG-Bus, Anpassung!
- Mögliche Adaption vom JTAG-Bus für das Debugging mit dem CASCON-System auf dem ICT.
- Zweistufenadapter
  - In der ersten Stufe nur Adaption der Nadeln für den Boundary Scan Test. (Reduktion der Beeinflussung durch den Adapter)
  - In der zweiten Stufe auch Zugriff auf den JTAG-Bus für den Fehlerfall vorsehen.

# Migration der CEV-Testvektoren in den ICT

## ■ Vorteile

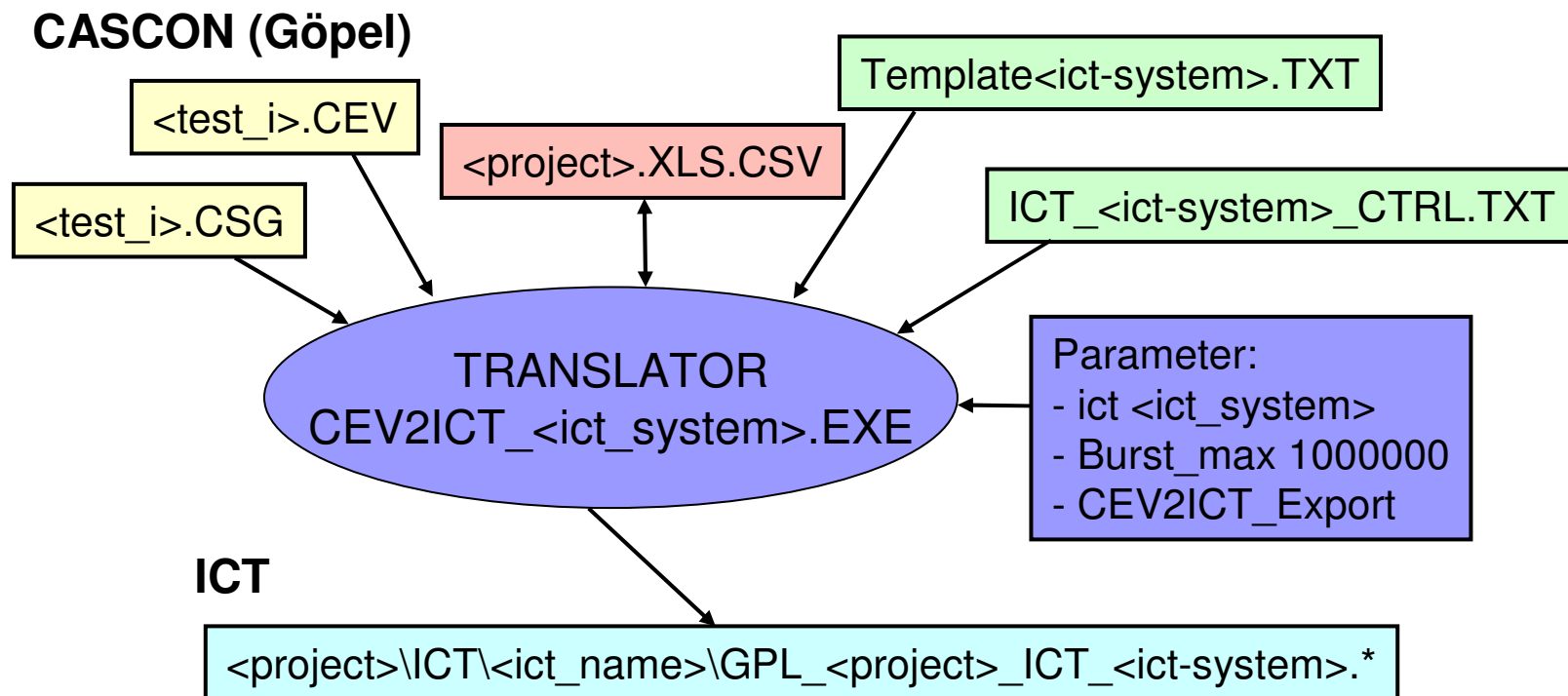
- Verifizierte und optimierte Testprogramme
- Fehlerdiagnose im CASCON-System (ScanVision II)
- Debugging im CASCON-System und ICT möglich
- Einfache Adaption über die ICT-Pin-Elektronik

## ■ Nachteile

- Unterstützung von nur einem TAP (z. Zeit)
- Keine FLASH-Programmierung möglich
- Kein Einsatz von VarioTAP
- Kein Standard-Converter für den ICT-Export der Testvektoren von CASCON

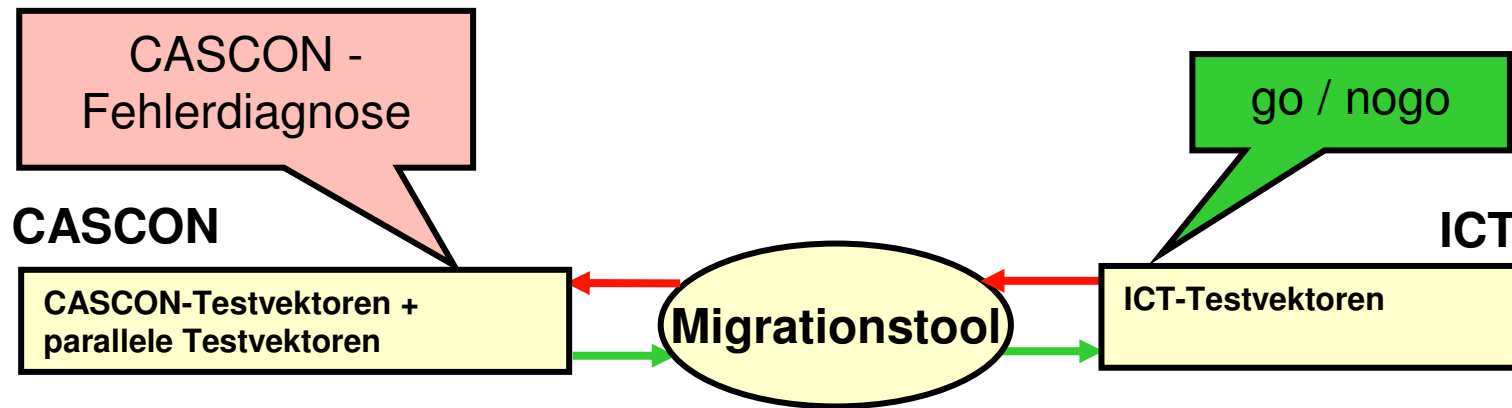
# Download von der [www.cast-online.de](http://www.cast-online.de)

- UAR (EZScan) mit Translator für das entsprechende <ict\_system>
  - Teradyne (Spectrum / LH / Z18xx!)
  - Agilent (HP3070)



## Ausblick, Erweiterung

- Erhöhung der BST-Testabdeckung durch weitere Testkanäle ( physikalische Nadeln)
- Automatische Erstellung der Tests (ATPG) mit den zusätzlichen Nadeln in CASCON
- Analyse und Auswertung der Fehler auf dem ICT (CASCON-DLL)



- Kein zusätzlicher Hardware-Aufwand für die Migration der CASCON-Testvektoren im ICT



## Ansprechpartner



ATi Software GmbH  
Bodenseestr. 228  
D-81243 München

Tel.: +49 (0)89-897364-0  
Fax: +49 (0)89-897364-25  
E-Mail: [info@atigmbh.de](mailto:info@atigmbh.de)



WG-TEST GMBH  
Planstrasse 14  
D-71083 Herrenberg

Tel.: +49 (0)7032-95629-0  
E-Mail: [kontakt@wg-test.de](mailto:kontakt@wg-test.de)

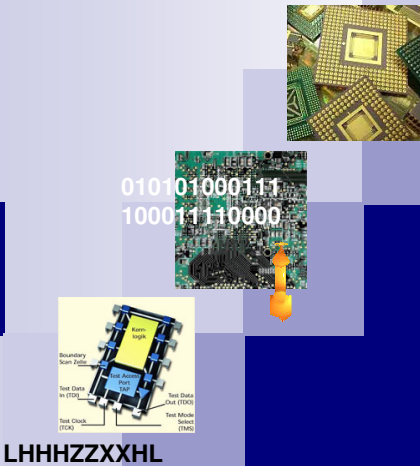
## Ingenieurbüro Batzel

Dipl.-Ing. Theodor Batzel  
Phone: 07191 - 3206980  
E-Mail: [theodor.batzel@t-online.de](mailto:theodor.batzel@t-online.de)

<http://www.cast-online.de>

# Zusammenfassung

- Optimierung der Testabdeckung durch die Integration der beiden Testverfahren BST und ICT
- „Eine“ Lösung auf die steigende Komplexität der Baugruppen und dem stetig geringer werdenden Zugriff auf die physikalischen Netzknoten
- Reduktion von Testnadeln (Kosten, Platz) ohne Verlust der Prüftiefe
- Geringere Kosten für den digitalen Test
- Verifizierte CASCON-Testprogramme für INFRA, INTER, RAM, CLUSTER auf dem ICT
- Testprogramme auch schon während der Nullserie
- Erhöhung der BST-Testabdeckung durch weitere Testkanäle ( physikalische Nadeln)
- Kein zusätzlicher Hardware-Aufwand für die Migration der CEV-Testvektoren



**Vielen Dank für Ihre Aufmerksamkeit!**

**Für Fragen und Details  
stehe ich Ihnen gerne zur Verfügung.**

Dipl.-Ing. Theodor Batzel

**Ingenieurbüro Batzel**

Phone: 07191 - 3206980

E-Mail: [theodor.batzel@t-online.de](mailto:theodor.batzel@t-online.de)

Internet: <http://www.cast-online.de>